

## Patent Abstracts of Japan

PUBLICATION NUMBER : 61269543  
PUBLICATION DATE : 28-11-86

APPLICATION DATE : 24-05-85  
APPLICATION NUMBER : 60111448

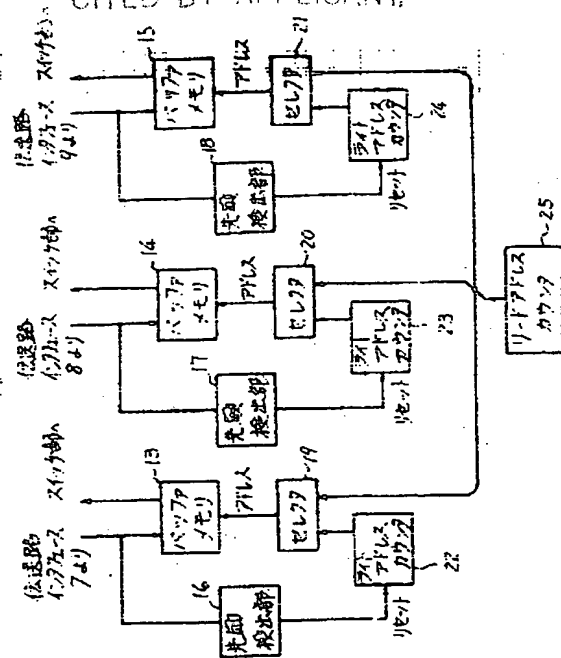
APPLICANT : FUJITSU LTD;

INVENTOR : OUCHI NOBUAKI;

INT.CL. : H04L 7/00 H04L 7/08

TITLE : FRAME SYNCHRONIZATION SYSTEM

CITED BY APPLICANT



**ABSTRACT :** PURPOSE: To prevent the generation of disturbance in the synchronization of multi-frame by writing the head of a data to the specific address of a buffer memory, using an output from a read address counter in common to each terminal equipment so as to read the data from the specific address and sending the result.

CONSTITUTION: A transmission data from one terminal equipment is written in a buffer memory 13 via a transmission line interface 7. In this case, when the head of the multi-frame is detected by a head detection section 16, a write address counter 22 is reset to send a consecutive address to the memory 13 via a selector 19 and the address is written in order from the address 0 of the memory 13. The selector 19 selects the counter 22 and then a read address counter 25 alternately. Then the data of multi-frame constitution written from the memory 13 is read from an address from the common counter 25 and connected to other terminal equipment via a changeover switch and a transmission line interface 8. The buffer memories 14, 15 perform similarly read/write.

COPYRIGHT: (C)1986,JPO&Japio

BEST AVAILABLE COPY

BEST AVAILABLE COPY

⑩ 日本国特許庁(J.P.)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-269543

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)11月28日

H 04 L 7/00  
7/08B-6745-5K  
Z-6745-5K

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 フレーム同期方式

⑯ 特 願 昭60-111448

⑰ 出 願 昭60(1985)5月24日

⑱ 発 明 者 竹 中 裕 二 川崎市中原区上小田中1015番地 富士通株式会社内  
 ⑲ 発 明 者 大 内 宜 明 川崎市中原区上小田中1015番地 富士通株式会社内  
 ⑳ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地  
 ㉑ 代 理 人 弁 理 士 松 岡 宏 四 郎

## 明 細 書

## 1. 発明の名称

フレーム同期方式

## 2. 特許請求の範囲

m個の端末装置の中から、

n ( $n \leq m$ ) 個を選んで接続し、通信を行うに際し、

各端末装置に対応してバッファメモリを設け、送信側端末装置からのデータの先頭を該バッファメモリの特定番地に書き込み、

各端末装置に共通な読み出しアドレスカウンタの出力により該特定の番地からデータを読み出し、受信側装置へ送信するようにしたことを特徴とするフレーム同期方式。

## 3. 発明の詳細な説明

(概要)

m個の端末装置の中から、n ( $n \leq m$ ) 個を選んで接続し、通信を行うに際し、各端末装置に

応してバッファメモリを設け、データを該バッファメモリの特定番地に書き込み、該特定番地から読み出し、送信するようにして、通信を行う端末装置を切り替えても、同期が取れており、受信データに乱れが生じないようにしたものである。

## (産業上の利用分野)

本発明は、例えばテレビ信号の符号化・復号化装置(CODEC)のような、伝送路上の複数のフレームでデータを構成するマルチフレームの、複数の端末装置の中から、2つを選んで接続し、通信を行う場合のマルチフレーム同期方式の改良に関する。

上記複数の端末装置の中から、2つを選んで接続し、通信を行っている場合、端末装置を切り替えても、その時からマルチフレーム同期が取れていることが望ましい。

## (従来の技術と発明が解決しようとする問題点)

第3図は従来例の接続方式を示すブロック図で

BEST AVAILABLE COPY

ある。

図中100～102は端末装置、103は主局、1～3は端末、4～9は伝送路インターフェース、SW1～SW3は切り替えスイッチを示す。

第3図は端末装置が3個で、切り替えスイッチSW1、SW2にて端末装置100、101を接続した場合を示している。

例えば、端末装置100より、データを送信すると、主局103の伝送路インターフェース7、切り替えスイッチSW2、伝送路インターフェース8を通り、端末装置101に送られる。

この場合、伝送路上の複数のフレームでデータを構成するマルチフレーム構成となつているので、マルチフレーム同期を取り通信を行っている。ここで、端末装置101と102とを接続する為に、切り替えスイッチSW1～SW3を点線で示す如くし、切り替えすると、伝送路のフレーム同期は確保出来ていても、マルチフレーム同期は確保出来ないで、再引き込みをする必要が生じ、マルチフレーム同期が確保出来ない迄データが乱れる

3

端末装置を切り替えても、該共通な読み出しアドレスカウンタの速度でマルチフレームの先頭から送信するので、マルチフレームの同期は乱れることはなく、従って、切り替えによりデータの乱れを生ずることはない。

#### 〔実施例〕

第1図は本発明の実施例の接続方式を示すブロック図、第2図は本発明の実施例の第1図の場合のバッファメモリ部10～12のマルチフレーム同期方式説明用ブロック図である。

図中104は主局、10～12はバッファメモリ部、13～15はバッファメモリ、16～18はマルチフレームの先頭検出部、19～21はセレクト、22～24はライトアドレスカウンタ、25はリードアドレスカウンタを示し、尚全図を通じて同一符号は同一機能のものを示す。

第1図で第3図と異なる点は、端末装置100～102の送信側にバッファメモリ部10～12を又共通のリードアドレスカウンタ25を設けた

5

問題点がある。

例えば、端末装置がテレビCODECのような場合は、切り替えた時、マルチフレーム同期が取れる迄乱れた画像を見ることがになり、正しい画像を見る迄に時間がかかる問題点がある。

#### 〔問題点を解決するための手段〕

上記問題点は、各端末装置に対応してバッファメモリを設け、データの先頭を該バッファメモリの特定期番地に書き込み、各端末装置に共通な読み出しアドレスカウンタよりの出力により該特定期番地から読み出し、送信するようにした本発明の手段により解決される。

#### 〔作用〕

本発明によれば、各端末装置の送信側にバッファメモリを設け、複数フレームの先頭を該バッファメモリの特定期番地に書き込み、各端末装置に共通な読み出しアドレスカウンタよりのアドレスにより読み出し、送信するようにしているので、端

4

点である。

以下第2図を用いてバッファメモリ部10～12の詳細に就いて説明する。

第1図の、例えば端末装置100よりの送信データは、伝送路インターフェース7を介してバッファメモリ13に書き込まれるが、この書き込みは以下の如くとなる。

先頭検出部16にてマルチフレームの先頭が検出されると、ライトアドレスカウンタ22をリセットし、例えば0番地からの連続したアドレスをセレクト19を介してバッファメモリ13に送り、バッファメモリ13の0番地から順番に書き込む。

セレクト19は、バッファメモリ13は1個であるので、ライトアドレスカウンタ22を選択した次はリードアドレスカウンタ25を選択する如く、書き込み読み出しのアドレスカウンタを交互に選択するようになっている。

従って、次はバッファメモリ13に0番地より書き込まれたマルチフレーム構成のデータを、共通のリードアドレスカウンタ25よりのアドレス

BEST AVAILABLE COPY

6

特開昭61-269543 (3)

にて読み出し、切り替えスイッチSW2、伝送路インターフェース8を介して端末装置101に送信する。

各バッファメモリ14、15も上記と同様の方法で書き込み読み出しを行う。

このようにマルチフレームの先頭を0番地に書き込み、共通のリードアドレスカウンタ25よりのアドレスにて読み出し、送信するようにしているので、端末装置を切り替えても、共通のリードアドレスカウンタ25の速度でマルチフレームの先頭から送信するのでマルチフレームの同期を乱すことはなくなる。

従って端末装置がテレビCODECのような場合は、切り替えても画像の乱れを生ずることなく即座に絵を見ることが出来る。

#### (発明の効果)

以上詳細に説明せる如く本発明によれば、端末装置を切り替えた場合、マルチフレームの同期を乱すことはなく、受信データに乱れを生ずること

がなくなる効果がある。

#### 4. 図面の簡単な説明

第1図は本発明の実施例の接続方式を示すブロック図、

第2図は本発明の実施例の第1図の場合のバッファメモリ部10～12のマルチフレーム同期方式説明用ブロック図、

第3図は従来例の接続方式を示すブロック図である。

図において、

100～102は端末装置、

103、104は主局、

1～3は端末、

4～9は伝送路インターフェース、

10～12はバッファメモリ部、

13～15はバッファメモリ、

16～18は先頭検出部、

19～21はセレクト、

22～24はライトアドレスカウンタ、

7

25はリードアドレスカウンタを示す。

代理人 弁理士 松岡宏四郎

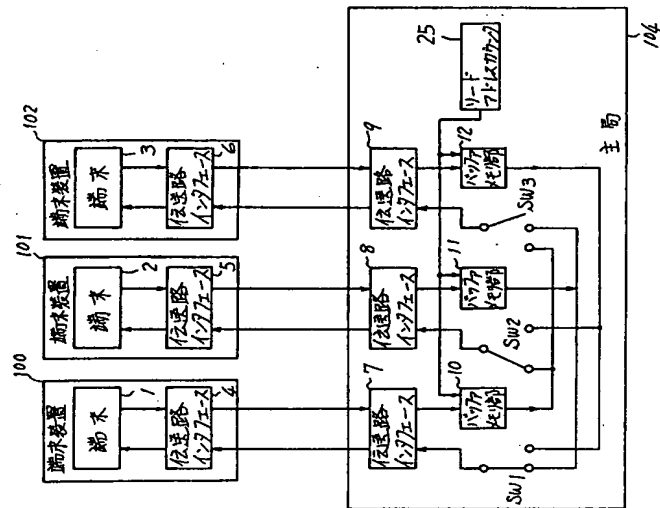


8

BEST AVAILABLE COPY

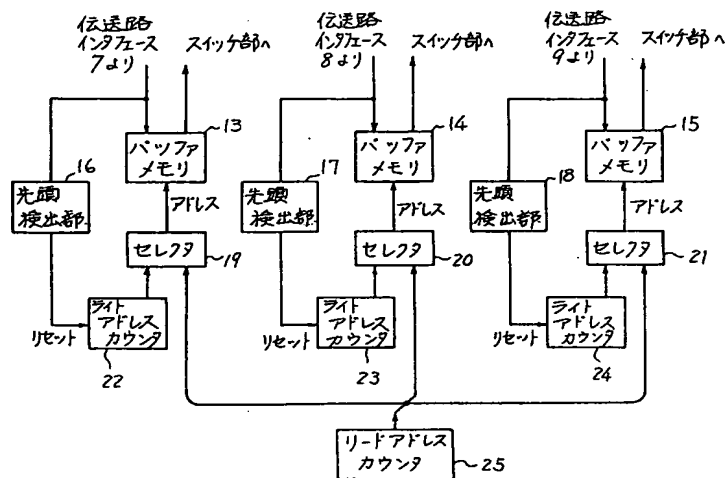
9

特開昭61-269543(4)



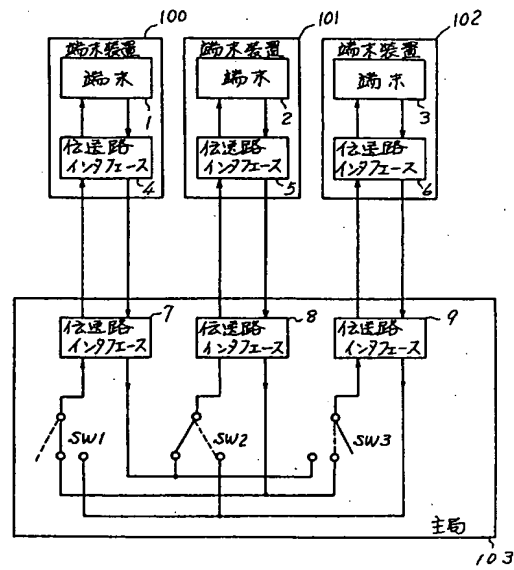
本発明の実施例の接続方式を示すブロック図

第 1 図

本発明の実施例の第1図の場合のバッファメモリ部の同期方式説明用のブロック図  
第 2 図

BEST AVAILABLE COPY

特開昭61-269543 (5)



従来例の接続方式と示すブロック図

第 3 図

BEST AVAILABLE COPY